

國立中正大學機械工程學系 115 學年度第一學期教學大綱表

課程名稱：(中文) 數位系統設計 (英文) Digital System Design					開課單位	機械系
					課程代碼	4223704 4213509
授課教師	黃旭志	學分數	3	選修	開課年級	大三
全英文授課 EMI	☐ 是 ☒ 否					
課程類別 course type	☐ 人文關懷課程 ☐ 競賽專題課程 ☒ 問題導向課程 ☐ 專題導向課程 ☐ 總整課程 ☐ 實作課程 ☐ 實習 ☐ 其他					
先修科目或先備能力：						
課程概述： This course contains the introductory part of combinational logic along with the clear concepts of Karnaugh maps. It also introduces sequential networks with flip flops and finite state machine (FSM). During this course we also learn how to use Verilog hardware description language (HDL) to design a digital system. Students will learn practical HDL design techniques for digital systems using electronic design automation (EDA). 目標： 1.Digital system design using hardware description language (HDL). 2.Simulation and testing of digital systems. 3.Programming and verification of digital systems.						
教科書	「請尊重智慧財產權，不得非法影印教師指定之教科書籍」					
教學要點概述						
教材編選 teaching materials	☒ 自製簡報(ppt) ☐ 課程講義 ☐ 自編教科書 ☐ 教學程式 ☐ 自製教學影片 ☐ 其他					
教學方法 teaching methods	☒ 講述 ☐ 小組討論 ☐ 學生口頭報告 ☐ 問題導向學習 ☐ 個案研究 ☐ 其他					
評量工具 Evaluation tools	☒ 期中考 ☒ 期末考 ☒ 隨堂測驗 ☐ 隨堂作業 ☒ 課後作業 ☐ 期中報告 ☐ 期末報告 ☐ 專題報告 ☐ 評量尺規 ☐ 其他					
教學資源 teaching resources	☐ 課程網站 ☒ 教材電子檔供下載 ☐ 實習網站					

教師 相關訊息 instructor's information						
課程大綱		分配時數				可達成核心能力
單元主題	內容綱要	講授	示範	習作	其它	
Introduction to digital system design	Specification and implementation of digital system design	6				B1,B2,B4
Verilog HDL	Gate-level, dataflow and behavior design techniques	9				B2,B4,B6,B7
Electronic design automation (EDA)	Schematics design and HDL-based design	9				B1,B2,B4
Combinational circuit design	Minterm and maxterm system design	6				B2,B4,B6,B7
Synchronous sequential system design	Design of sequential modules and flip-flop applications	9				B2,B4,B6,B7
Finite state machine design	Moore machine and Mealy machine	9				B2,B4,B6,B7
可達成核心能力		核心能力達成指標				
B1	具備基本工程數學、固體力學、熱流力學、自動控制、材料科學及光機電整合工程實務分析的能力	具備基本工程數學、固體力學、熱流力學、自動控制、材料科學及光機電整合工程實務分析的能力				
B2	吸收與整合跨領域知識的能力	吸收與整合跨領域知識的能力				
B4	撰寫程式語言與電腦輔助設計的能力。	撰寫程式語言與電腦輔助設計的能力				
B6	發掘、分析及解決專業問題的能力	發掘、分析及解決專業問題的能力				
B7	具備實作與創新能力	具備實作與創新能力				

上課時間	上課地點	學習成果評量方式	Office hour	教學品質評量方式
一 4-6	創新 201 室	Midterm exam. Final exam.	(一) 13:00-15:00 Rm. 526 Email: hchuang@ccu.edu.tw	教學意見調查 核心能力重要性及達成度分析問卷
週次	教 學 與 作 業 進 度			備 註
1	Introduction to digital system design			
2	Introduction to EDA tool			
3	Introduction to EDA tool			
4	Gate-level design of HDL			

5	Dataflow design of HDL	
6	Behavior design of HDL	
7	System design of encoders and decoders	
8	Multiplexer and demultiplexer	
9	Midterm exam.	
10	System design of minterm circuits	
11	System design of maxterm circuits	
12	Design of seven segment display decoder	
13	Adders and subtractors	
14	Design of BCD counters	
15	Design of binary counters	
16	State machine design	
17	State machine design	
18	Final exam.	